

CLIPPEDIMAGE= JP361003526A  
PAT-NO: JP361003526A  
DOCUMENT-IDENTIFIER: JP 61003526 A  
TITLE: TERNARY INPUT METHOD OF ELECTRONIC CIRCUIT

PUBN-DATE: January 9, 1986

INVENTOR-INFORMATION:

NAME  
ARAI, NOBUHIRO

ASSIGNEE-INFORMATION:

NAME	COUNTRY
SANYO ELECTRIC CO LTD	N/A
TOKYO SANYO ELECTRIC CO LTD	N/A

APPL-NO: JP59124035  
APPL-DATE: June 15, 1984

INT-CL\_(IPC): H03K019/20; H03K019/00  
US-CL-CURRENT: 326/59

ABSTRACT:

PURPOSE: To detect three states (H level, L level, OPEN) and to input the state by a single input/output terminal without using a lot of terminals by connecting a resistor and a capacitor between the input/output terminal of an electronic circuit and a point at a prescribed potential.

CONSTITUTION: An FET3 is turned on for a period  $t_{SB>0</SB>}$  before a potential at the input/ output terminal 2 is inputted, a capacitor 6 is charged up to a power supply voltage VDD regardless of the state of a switch (SW)5 and the potential at the terminal 2 is brought into an H level. When the FET3 is turned off, the potential at the terminal 2 remains H level when the SW5 is turned on to the position of contact A. When the SW5 is turned on to the position of contact B, the potential at a terminal 2 is decreased gradually according to the time constant comprising a resistor 7 and the capacitor 6 and when the SW5 is turned on to the position of contact C, since the time constant in this case is far smaller than the time constant when the SW5 is thrown to the position of contact B, the potential at the terminal 2 drops rapidly. After a  $t_{SB>1</SB>}$  period, the potential at the terminal 2 goes to H level when the SW5 is turned on to the position of contact A or contact B, and goes to L level when the SW5 is turned on to the position of contact C. After a  $t_{SB>2</SB>}$  period, the potential at the terminal 2 goes to H level with the SW5 turned on to the contact B and goes to L level with the SW5 turned on to

**BEST AVAILABLE COPY**

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭61-3526

⑪ Int. Cl.

H 03 K 19/20  
19/00

識別記号

1 0 1  
1 0 1

庁内整理番号

6628-5J  
8326-5J

⑬ 公開 昭和61年(1986)1月9日

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 電子回路の三値入力方法

⑮ 特 願 昭59-124035

⑯ 出 願 昭59(1984)6月15日

⑰ 発 明 者 荒 井 信 宏 群馬県邑楽郡大泉町大字坂田180番地 東京三洋電機株式会社内  
⑱ 出 願 人 三 洋 電 機 株 式 会 社 守口市京阪本通2丁目18番地  
⑲ 出 願 人 東京三洋電機株式会社 群馬県邑楽郡大泉町大字坂田180番地  
⑳ 代 理 人 弁理士 佐野 静夫

明 細 書

1. 発明の名称 電子回路の三値入力方法

2. 特許請求の範囲

1. 電子回路の入出力端子と所定電位との間に抵抗及びコンデンサを並列接続し、該入出力端子に所定レベルの信号を出力した後、前記入出力端子の電圧レベルを所定の間隔で少なくとも2回入力して判定し、該判定結果に基づいて、前記入出力端子に接続された三つの状態をとり得る手段の状態を判別して入力することを特徴とする電子回路の三値入力方法。

3. 発明の詳細な説明

(イ) 産業上の利用分野

本発明は、電子回路の入出力端子の三値入力方法に関し、特に、LSIやマイクロコンピュータ等に於ける入出力端子の三値入力方法に関する。

(ロ) 従来技術

一般に、LSIやマイクロコンピュータ等の電子回路の入力端子では、印加された信号が“H”レベルであるか“L”レベルであるかの二通りだ

けしか判別することができない。そこで、一つの入力端子によって“H”レベルと“L”レベルの他に中間レベル“M”の三値を検出するために、特開昭58-154686号公報に示される如く三値検出回路が用いられる。この三値検出回路では、スレッショルド電圧が異なる2個のインバータが設けられ、これらのインバータの出力の組み合わせによって三値を検出している。即ち、一方のインバータのスレッショルド電圧を $V_{t1}$ 、他方のインバータのスレッショルド電圧を $V_{t2}$ とし、 $V_{t1} < V_{t2}$ とすると、入力端子に印加された信号レベル $V_{in}$ が $V_{in} > V_{t2} > V_{t1}$ であればインバータの出力は共に“L”レベルとなり、信号レベルが“H”であることが検出される。また、信号レベル $V_{in}$ が $V_{in} < V_{t1} < V_{t2}$ であればインバータの出力は共に“H”レベルとなり、信号レベルが“L”であることが検出され、更に、信号レベル $V_{in}$ が $V_{t1} < V_{in} < V_{t2}$ であれば、信号レベル $V_{in}$ が“M”レベルであることが検出されるのである。

ところが、同一半導体集積回路内に異なるスレッショルド電圧を有するインバータを形成するためには、インバータを構成するMOSトランジスタのサイズやしきい値電圧等を変えなければならぬのでパターン設計あるいは製造工程が複雑となる欠点があった。更に、異なるスレッショルド電圧を有するインバータを用いる方法では、入出力端子がオープン状態になった場合、これを検出することはできなかった。

#### (イ) 発明の目的

本発明は上述した点に鑑みて為されたものであり、マイクロコンピュータ等の入出力端子を利用して、“H”レベル、“L”レベル及び“OPEN”の三値を入力することのできる方法を提供するものである。

#### (ロ) 発明の構成

本発明は、電子回路の入出力端子と所定電位との間に抵抗及びコンデンサを並列接続し、該入出力端子に所定レベルの信号を出力した後、前記入出力端子の電圧レベルを所定の間隔で少なくとも

引き下げることにより、“L”レベルを出力する。インバータ(4)は電源電圧 $V_{DD}$ の $1/2$ となるように設定されたスレッショルド電圧 $V_{th}^*$ を有しており、MOSトランジスタ(3)がオフ状態にあるとき、入出力端子(2)に外部から印加された信号を反転して内部のバスライン等に出力する。

本実施例は、入出力端子(2)を用いて、3接点を有するスイッチ(5)の状態を検出し入力しようとするものである。そのために、入出力端子(2)と接地との間にはコンデンサ(6)と抵抗(7)が並列接続され、更に、入出力端子(2)とスイッチ(5)との間には抵抗(8)が接続される。スイッチ(5)の接点(A)は電源電圧 $V_{DD}$ に接続され、接点(B)はオープンであり、接点(C)は接地される。ここで、抵抗(8)は抵抗(7)より十分小さい抵抗値を有するものであり、入出力端子(2)の保護として使用されている。従って、入出力端子(2)の電位は、スイッチ(5)が接点(A)にあるときには抵抗(8)によって電源電圧 $V_{DD}$ 、即ち、“H”レベルに引き上げられ、接点(B)にあるときには抵抗(7)によって接地電圧、即ち、“L”レベルに引

き下げられ、更に、該判定結果に基いて、前記入出力端子に接続された三つの状態をとり得る手段の状態を判別して入力する構成である。

#### (ハ) 実施例

第1図は本発明の実施例を示す回路図であり、(1)はLSIあるいはマイクロコンピュータ等の電子回路、(2)は電子回路に設けられた複数の入出力端子の一つP<sub>1</sub>である。入出力端子(2)には、信号を出力するためのPチャンネル型MOSトランジスタ(3)のドレインが接続され、また、外部から入出力端子(2)に印加された信号を内部に入力するためのインバータ(4)の入力が接続される。MOSトランジスタ(3)のソースは電源電圧 $V_{DD}$ に接続され、ゲートは、出力すべき信号の内容を記憶するラッチ回路等の出力に接続される。従って、MOSトランジスタ(3)がオンとなれば、入出力端子(2)は電源電圧 $V_{DD}$ に引き上げられて“H”レベルを出力する。一方、MOSトランジスタ(3)がオフの状態では入出力端子(2)は高インピーダンスとなり、この場合にはプルダウン抵抗等によって接地電位に

引き下げられ、更に、接点(C)にあるときには抵抗(7)及び抵抗(8)によって“L”レベルに引き下げられる。しかし、接点(B)及び接点(C)の場合は、同じ“L”レベルであっても、入出力端子(2)と接地間のインピーダンスが大きく異なっている。

次に、スイッチ(5)の状態を判別し入力するための動作を第2図の波形図を参照して説明する。第2図に於いて、(MOS)で示される波形は、MOSトランジスタ(3)がオンとなるタイミングを示し、(A)、(B)、(C)で示される波形は、スイッチ(5)の接点(A)、(B)、(C)の各々の場合の入出力端子(2)の波形である。入出力端子(2)の電位を入力する前に、先ず、MOSトランジスタ(3)を1.の期間オン状態とする。これにより、スイッチ(5)がいかなる状態にあらうとも、コンデンサ(6)にMOSトランジスタ(3)を介して充電電流が流れ、入出力端子(2)の電位は“H”レベルとなる。そして、MOSトランジスタ(3)がオフしたとき、スイッチ(5)が接点(A)である場合には入出力端子(2)の電位は抵抗(8)によって“H”レベルに引き上げられたままとなる。

かし、スイッチ(5)が接点(B) (7)によりコンデンサ(6)から放電電流が流れるため、入出力端子(2)の電位は、抵抗(7)及びコンデンサ(6)の時定数に従って徐々に降下する。また、スイッチ(5)が接点(C)である場合には抵抗(7)及び抵抗(8)によりコンデンサ(6)から放電電流が流れるが、この場合には、接点(B)の場合より時定数が大幅に小さくなるため、入出力端子(2)の電位は急激に降下する。そこで、MOSトランジスタ(3)がオフしてから、 $t_1$  期間後と、更に、それから  $t_2$  時間後に入出力端子(2)の電位をインバータ(4)を介して内部に取り込み判定を行う。即ち、 $t_1$  期間後の判定時に於いて、スイッチ(5)が接点(A)あるいは接点(B)である場合には、入出力端子(2)の電位はインバータ(4)のスレッシュホールド電圧  $V_{th}^*$  より大きいいため、インバータ(4)の反転出力 "H" レベルにより、入出力端子(2)の電位が "H" レベルであることが判定される。一方、スイッチ(5)が接点(C)である場合には、入出力端子(2)の電位はインバータ(4)のスレッシュホールド電圧  $V_{th}^*$  より小さいため、インバー

タ(4)の反転出力 "H" レベルにより、入出力端子(2)の電位が "L" レベルであることが判定される。従って、判定の結果が "L" レベルであれば、スイッチ(5)が接点(C)であることが認識され、"H" レベルであればスイッチ(5)が接点(A)あるいは接点(B)であることが認識される。そこで、"H" レベルの判定が為された場合には、更に、 $t_2$  期間後の判定を行う。このとき、スイッチ(5)が接点(A)であれば、入出力端子(2)の電位は電源電圧  $V_0$  に引き上げられたままであるから、判定の結果は "H" レベルとなり、接点(A)であることが認識され、一方、接点(B)であれば、コンデンサ(6)の放電が進んでいるので、入出力端子(2)の電位はインバータ(4)のスレッシュホールド電圧  $V_{th}^*$  以下になっているため、判定の結果は "L" レベルとなり、接点(B)であることが認識される。

このように、入出力端子(2)に "H" レベルを出力した後の電圧変化がスイッチ(5)の状態によって異なることを利用し、時間的に異なるタイミングで2回入出力端子(2)の電位を入力して判定すると

とによりスイッチ(5)の状態を判別している。

第3図は、第1図に示された電子回路(1)にマイクロコンピュータを用いたときのスイッチ(5)の状態を判別するための動作を示すフロー図である。第3図に於いて、出力命令によって入出力端子  $P_1$  (2)に "H" レベルを出力した後、タイマー等により  $t_1$  経過するまで待機する。 $t_1$  経過すると入出力端子  $P_1$  (2)に "L" レベルを出力する命令を実行し、入出力端子  $P_1$  (2)をオープン状態とする。これにより、第2図に示された如く、MOSトランジスタ(3)が  $t_1$  期間オンとなる。次に、タイマー等により  $t_2$  期間を作成し、 $t_2$  期間が経過すると入出力端子  $P_1$  (2)を入力し、判定命令によって "H" レベルであるか否かを判定する。"H" レベルでなければ、インバータ(4)のスレッシュホールド電圧  $V_{th}^*$  以下であるからスイッチ(5)は接点(C)であると認識する。一方、"H" レベルである場合には、再びタイマー等により  $t_2$  期間を作成し、 $t_2$  期間が経過すると入出力端子  $P_1$  (2)を再び入力し、"H" レベルであるか否かを判定する。この

とき、"H" レベルでなければスイッチ(5)は接点(B)であることが認識され、"H" レベルであればスイッチ(5)は接点(A)であることが認識される。尚、スイッチ(5)の状態の判別をより確かなものとするために、上述した動作を2回以上繰り返えし、その結果に基づいて最終的に判別するようにしても良い。

第4図は本発明の他の実施例を示す回路図であり、電子回路(9)の入出力端子00には、ソースが接地されたNチャンネル型のMOSトランジスタ01のドレインが接続され、また、インバータ02の入力が接続される。本実施例の場合には、入出力端子00と電源電圧  $V_0$  との間にはコンデンサ03と抵抗04が並列接続され、入出力端子00に抵抗05を介して接続されるスイッチ06の接点(A)は接地され、接点(C)は電源電圧  $V_0$  に接続される。即ち、本実施例は第1図に示された実施例と電源電圧  $V_0$  及び接地の関係が全く逆になっている。従って、入出力端子00の電位も第2図に示された放電図の逆になり、更に、 $t_1$  期間及び  $t_2$  期間に於いて判定

Sトランジスタ、(4)…インバータ、(5)…スイッチ、(6)…コンデンサ、(7)(8)…抵抗。

出願人 三洋電機株式会社 外1名  
代理人 弁理士 佐野 静夫

すレベルも逆になる。

尚、第1図及び第4図の実施例に於いて使用されたスイッチ(5)は、3接点の切り替えスイッチに限らず、プッシュスイッチを2個直列接続し、その接続点をスイッチ出力とするようなスイッチを用いても良い。

#### ト 発明の効果

上述の如く本発明によれば、多数の端子を用いることなく、単一の入出力端子で、三つの状態を検出し入力することができるものであり、使用できる端子数に限りがある場合に非常に有効であり、特に、3接点スイッチを多数使用する場合、その効果は絶大である。

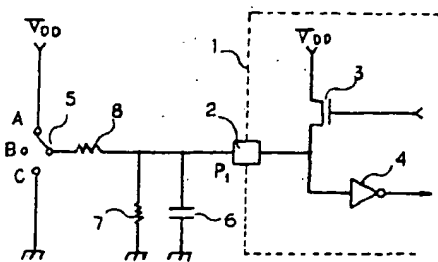
#### 4. 図面の簡単な説明

第1図は本発明の実施例を示す回路図、第2図は動作を示す波形図、第3図は動作を示すフロー図、第4図は本発明の他の実施例を示す回路図である。

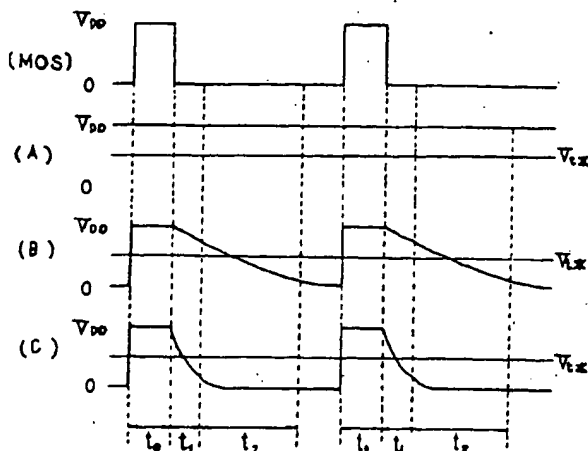
#### 主な図番の説明

(1)…電子回路、(2)…入出力端子、(3)…M O

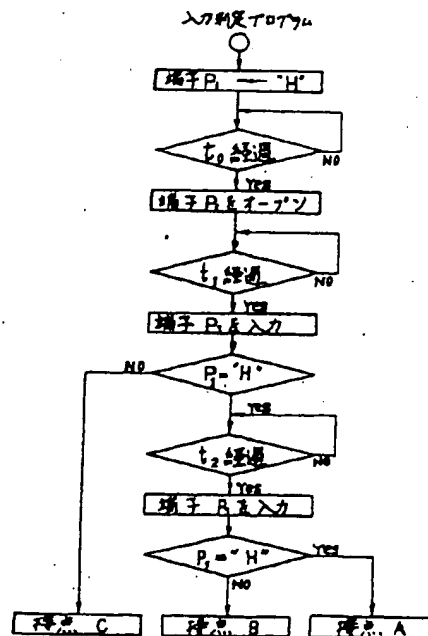
第1図



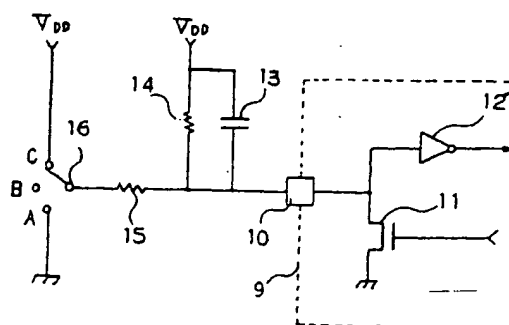
第2図



第3図



第 4 圖



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ **BLACK BORDERS**

☒ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☒ **FADED TEXT OR DRAWING**

☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☒ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**